

---

(19) **KOREAN INTELLECTUAL PROPERTY OFFICE**

---

**KOREAN PATENT ABSTRACTS**

(11)Publication number: **100226831 B1**  
(43)Date of publication of application: **29.07.1999**

---

(21)Application number: **1019960047113**  
(22)Date of filing: **21.10.1996**  
(51)Int. Cl: **H01L 33/00**

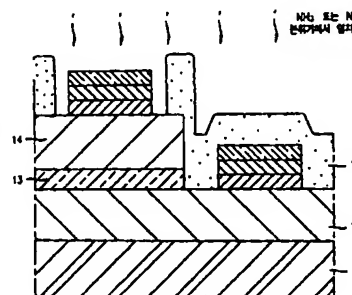
---

(71)Applicant: **LG ELECTRONICS INC.**  
(72)Inventor: **KIM, CHA YEON**

**(54) LIGHT EMITTING DIODE AND METHOD FOR MANUFACTURING THE SAME**

**(57) Abstract:**

PURPOSE: A light emitting diode and a method for manufacturing the same are provided to improve the conductivity of the light emitting diode by performing the heat treatment process under NH<sub>3</sub> or N<sub>2</sub> atmosphere. CONSTITUTION: The first epitaxial layer(12), an active layer(13), and the second epitaxial layer(14) are sequentially formed on a semiconductor substrate(11). By patterning the active layer(13) and the second epitaxial layer(14), a predetermined area of the first epitaxial layer(12) is exposed. Then, the first to third metal layers are sequentially formed on the first and second epitaxial layers(12,14). The first and second electrodes are formed on the first and second epitaxial layers(12,14), respectively, by patterning the first to third metals. Then, the second electrode is exposed by patterning photoresist(18) formed on the first and second epitaxial layers(12,14). After that, the photoresist(18) is removed.



COPYRIGHT 2001 KIPO

**Legal Status**

Date of request for an examination (19961021)

Notification date of refusal decision ( )

Final disposal of an application (registration)

Date of final disposal of an application (19990630)

Patent registration number (1002268310000)

Date of registration (19990729)

Number of opposition against the grant of a patent ( )

Date of opposition against the grant of a patent ( )

Number of trial against decision to refuse ( )

Date of requesting trial against decision to refuse ( )

공고특허10-0226831

**(19)대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

**(51) Int. Cl. 6**  
**H01L 33/00**

**(45) 공고일자 1999년10월15일**  
**(11) 공고번호 10-0226831**  
**(24) 등록일자 1999년07월29일**

|                  |                                      |                  |               |
|------------------|--------------------------------------|------------------|---------------|
| <b>(21) 출원번호</b> | 10-1996-0047113                      | <b>(65) 공개번호</b> | 특1998-0028124 |
| <b>(22) 출원일자</b> | 1996년10월21일                          | <b>(43) 공개일자</b> | 1998년07월15일   |
| <b>(73) 특허권자</b> | 엘지전자주식회사 구자홍<br>서울특별시 영등포구 여의도동 20번지 |                  |               |
| <b>(72) 발명자</b>  | 김차연<br>서울특별시 관악구 봉천 11동 1643-17      |                  |               |
| <b>(74) 대리인</b>  | 김용인<br>심창섭                           |                  |               |

심사관 : 김동엽

**(54) 발광 다이오드 및 그 제조방법**

**요약**

발광 다이오드 및 그 제조방법에 관한 것으로, 전극 형성시 공정이 복잡하고 비효율적인 문제점을 해결하기 위하여, n형 및 p형 에피택셜층상에 GaTi층, Al층, Au층으로 이루어진 전극을 동시에 형성하고, p형 에피택셜층상의 전극을 제외한 전면에 포토 레지스트를 형성한 후, 500~900℃의 온도와 NH<sub>3</sub>, N<sub>2</sub> 중 어느 하나의 분위기에서 열처리하여 n형 및 p형 전극을 형성함으로써, 공정이 단순하고 전도성이 향상된 발광 다이오드를 제작할 수 있다.

**명세서**

**도면의 간단한 설명**

제1a도 내지 제1d도는 종래 기술에 따른 발광 다이오드의 제조공정을 보여주는 공정단면도.

제2a도 내지 제2d도는 본 발명에 따른 발광 다이오드의 제조공정을 보여주는 공정단면도.

제3도는 본 발명에 따른 발광 다이오드를 보여주는 구조단면도이다.

**도면의 주요부분에 대한 부호의 설명**

11 : 기판 12 : n형 에피택셜층  
 13 : 활성층 14 : p형 에피택셜층  
 15 : GaTi층 16 : Al층  
 17 : Au층 18 : 포토 레지스트

**발명의 상세한 설명**

**발명의 목적**

### 발명이 속하는 기술 및 그 분야 종래기술

본 발명은 발광 다이오드에 관한 것으로, 특히 도핑 타입(Doping type)에 관계없이 전극을 형성할 수 있는 발광 다이오드 및 그 제조방법에 관한 것이다.

이하, 첨부된 도면을 참조하여 종래 기술에 따른 발광 다이오드 및 그 제조방법을 설명하면 다음과 같다.

도 1a 내지 도 1d는 종래 기술에 따른 발광 다이오드의 제조공정을 보여주는 공정단면도이다.

도 1a에 도시된 바와 같이, 사파이어 기판(1)상에 n형 불순물을 도핑시킨 n형 에피택셜층(2)을 일정두께로 성장시킨다. 그리고, n형 에피택셜층(2)상에 연속적으로 활성층(3) 및 p형 불순물을 도핑시킨 p형 에피택셜층(4)을 일정두께로 성장시킨다.

이때, n형 불순물로는 Si를 사용하고 p형 불순물로는 Mg를 사용한다. 그리고, n형 및 p형 에피택셜층(2,4)은 GaN으로 한다.

도 1b에 도시된 바와 같이, 사진식각술(photolithography) 및 식각공정으로 활성층(3) 및 p형 에피택셜층(4)을 선택적으로 제거하여 n형 에피택셜층(2)의 일정영역을 노출시킨다.

도 1c에 도시된 바와 같이, n형 및 p형 에피택셜층(2,4) 전면에서 제 1 감광막을 도포하고 패터닝하여 n형 에피택셜층(2)의 일정 영역을 노출시킨다. 그리고, 노출된 n형 에피택셜층(2)을 포함한 제 1 감광막 전면에서 Ti층(5), Al층(6), Ti층(5) 그리고, Au층(7)을 차례로 형성하고 리프트-오프(lift-off)공정으로 제 1 감광막 및 제 1 감광막상에 형성된 Ti층(5), Al층(6), Ti층(5) 그리고, Au층(7)을 제거하여 n형 전극을 형성한다.

도 1d에 도시된 바와 같이, n형 전극을 포함한 n형 및 p형 에피택셜층(2,4)전면에서 제 2 감광막을 도포하고 패터닝하여 p형 에피택셜층(4)의 일정 영역을 노출시킨다. 그리고, 노출된 p형 에피택셜층(4)을 포함한 제 2 감광막 전면에서 Ti층(5), Cr층(8), Ti층(5) 그리고, Au층(7)을 차례로 형성하고 리프트-오프(lift-off)공정으로 제 2 감광막 및 제 2 감광막상에 형성된 Ti층(5), Cr층(8), Ti층(5) 그리고, Au층(7)을 제거하여 p형 전극을 형성한다.

이와 같이 형성된 발광 다이오드의 구조를 설명하면 다음과 같다.

도 1d에 도시된 바와 같이, 사파이어 기판(1)상에 형성되는 n형 에피택셜층(2)과, n형 에피택셜층(2)상의 일정영역에 형성되는 활성층(3) 및 p형 에피택셜층(4)과, n형 에피택셜층(2)상의 일정영역에 형성되고 Ti층(5), Al층(6), Ti층(5) 그리고 Au층(7)으로 이루어진 n형 전극과, p형 에피택셜층(4)상의 일정영역에 형성되고 Ti층(5), Cr층(8), Ti층(5) 그리고 Au층(7)으로 이루어진 p형 전극으로 구성된다.

### 발명이 이루고자하는 기술적 과제

종래 기술에 따른 발광 다이오드 및 그 제조방법에 있어서는 다음과 같은 문제점이 있었다.

첫째, 전극 형성시 n형에는 Au/Ti/Al/Ti, p형에는 Au/Ti/Cr/Ti으로 구분하여 형성함으로써 공정이 복잡하고 비효율적이다.

둘째, 전도성이 좋은 발광 다이오드를 제작하기 위해서는 도펀트(dopant)를 하이 도핑(high doping)을 시켜야하지만 하이 도핑을 시킬 경우 에피택셜층에 크랙(crack)등이 형성되어 발광 다이오드의 수율을 저하시킨다.

본 발명은 이와 같은 문제점을 해결하기 위한 것으로 도핑 타입(Doping type)에 관계없이 전극을 형성하여 공정을 단순화한 발광 다이오드 및 그 제조방법을 제공하는데 그 목적이 있다.

본 발명의 다른 목적은 에피택셜층에 하이 도핑이 되도록 전극의 구조를 형성하여 전도성이 향상된 발광 다이오드 및 그 제조방법을 제공하는데 있다.

### 발명의 구성 및 작용

이와 같은 목적을 달성하기 위한 본 발명에 따른 발광 다이오드 및 그 제조방법은 n형 전극 및 p형 전극이 GaTi층, Al층, Au층으로 이루어짐에 그특징이 있다.

본 발명의 다른 특징은 n형 전극 및 p형 전극을 동시에 형성하는데 있다.

본 발명의 또 다른 특징은 p형 에피택셜층상의 전극을 제외한 전면에 포토레지스트를 형성한 후, 동시에 열처리하는데 있다.

본 발명의 또 다른 특징은 500~900°C의 온도와 NH<sub>3</sub>, N<sub>2</sub> 중 어느 하나의 분위기에서 열처리하는데 있다.

상기와 같은 본 발명에 따른 발광 다이오드 및 그 제조방법을 첨부된 도면을 참조하여 보다 상세히 설명하면 다음과 같다.

도 2a 내지 도 2d는 본 발명에 따른 발광 다이오드의 제조공정을 보여주는 공정단면도이다.

도 2a에 도시된 바와 같이, 깨끗이 세척한 사파이어 기판(11)상에 n형 불순물을 도핑시킨 n형 에피택셜층(12)을 일정두께로 성장시킨다. 그리고, n형 에피택셜층(12)상에 연속적으로 활성층(13) 및 p형 불순물을 도핑시킨 p형 에피택셜층(14)을 일정두께로 성장시킨다.

이때, n형 및 p형 에피택셜층(12, 14)은 GaN으로 한다.

이어, 도 2b에 도시된 바와 같이, 사진식판술(photolithography) 및 식각공정으로 활성층(13) 및 p형 에피택셜층(14)을 선택적으로 제거하여 n형 에피택셜층(12)의 일정영역을 노출시킨다.

그리고, 도 2c에 도시된 바와 같이, n형 및 p형 에피택셜층(12, 14)상에 GaTi층(15), Al층(16) 그리고 Au층(17)을 순차적으로 형성한 후, GaTi층(15), Al층(16) 그리고 Au층(17)을 패터닝하여 n형 에피택셜층(12)의 일정영역에는 제 1 전극을 형성하고, p형 에피택셜층(14)의 일정영역에는 제 2 전극을 형성한다.

이때, GaTi층(15)의 두께는 200~300Å으로 형성한다.

그리고, GaTi층(15)과 Au층(17)사이의 Al층(16)은 GaTi층(15)과 Au층(17)과의 반응을 막아주는 베리어(barrier) 역할을 한다.

이어, 도 2d에 도시된 바와 같이, 제 1, 제 2 전극을 포함한 n형 및 p형 에피택셜층(12, 14) 전면에 포토 레지스트(18)를 형성하고 패터닝하여 제 2 전극을 노출시킨다. 그리고, 노출된 제 2 전극을 포함한 전면을 열처리하여 제 1 전극은 n형으로 형성하고 제 2 전극은 p형으로 형성한다.

이때, 열처리 공정은 NH<sub>3</sub> 또는 N<sub>2</sub> 분위기와 약 500~900°C의 온도에서 이루어진다.

이와같이, 열처리를 함으로써 제 1, 제 2 전극의 도핑 타입이 결정되는 이유는 다음과 같다.

NH<sub>3</sub> 또는 N<sub>2</sub> 분위기에서 열처리를 하면, 노출되어 있는 제 2 전극의 GaTi층(15)은 N들과 결합하여 GaTiN을 만들게 된다.

p형 에피택셜층(14)의 계면에 형성되어 있는 GaTi층(15)이 GaTiN으로 됨으로써, p형 에피택셜층(14)의 GaN에서 N이 GaTi층(15)으로 확산되어 나오는 것을 막아주고 오히려 N들이 p형 에피택셜층(14)으로 더 확산되어 많은 홀 캐리어(hole carrier)들이 형성된다.

또한, 제 1 전극은 NH<sub>3</sub> 또는 N<sub>2</sub> 분위기에 노출되어 있지 않으므로 대기상태에서 열처리되는 것과 같다.

그러므로, n형 에피택셜층(12)의 GaN에서 N들이 n형 에피택셜층(12)의 계면에 형성되어 있는 GaTi층(15)으로 확산되어 빠져나옴으로써 n형 에피택셜층(12)에 많은 전자 캐리어(electron carrier)들이 형성된다.

그리고, 다음 공정으로 남아있는 포토 레지스트(18)를 제거하여 도핑 타입(Doping type)에 관계없이 전극을 형성할 수 있는 발광 다이오드를 완성한다.

도 3은 본 발명에 따른 발광 다이오드를 보여주는 구조단면도이다.

도 3에 도시된 바와 같이, 사파이어 기판(11)상에 형성되는 n형 에피택셜층(12)과, n형 에피택셜층(12)상의 일정영역에 형성되는 활성층(13) 및 P형 에피택셜층(14)과, n형 에피택셜층(12)상의 일정영역에 형성되고 GaTi층(15), Al층(16) 그리고 Au 층(17)으로 이루어진 n형 전극과, p형 에피택셜층(14)상의 일정영역에 형성되고 GaTi층(15), Al층(16) 그리고 Au층(17)으로 이루어진 p형 전극으로 구성된다.

#### 발명의 효과

본 발명에 따른 발광 다이오드 및 그 제조방법에 있어서는 다음과 같은 효과가 있다.

첫째, 도핑 타입(Doping type)에 관계없이 전극을 동시에 형성함으로써 공정을 단순화하고 효율을 높일 수 있다.

둘째,  $\text{NH}_3$  또는  $\text{N}_2$  분위기에서 열처리함으로써 도핑 타입이 결정됨과 동시에 에피택셜층에 하이 도핑이 되어 전도성이 향상된 발광 다이오드를 제작할 수 있다.

### (57) 청구의 범위

#### 청구항1

기판상에 제 1 에피택셜층, 활성층 그리고 제 2 에피택셜층을 순차적으로 형성하는 스텝; 상기 활성층 및 제 2 에피택셜층을 패터닝하여 상기 제 1 에피택셜층의 일정영역을 노출시키는 스텝; 상기 제 1, 제 2 에피택셜층상에 제 1, 제 2, 제 3 금속층을 순차적으로 형성하는 스텝; 상기 제 1, 제 2, 제 3 금속층을 패터닝하여 상기 제 1 에피택셜층의 일정영역에는 제 1 전극을, 상기 제 2 에피택셜층의 일정영역에는 제 2 전극을 형성하는 스텝; 상기 제 1, 제 2 전극을 포함한 제 1, 제 2 에피택셜층 전면에 포토 레지스트를 형성하고 패터닝하여 제 2 전극을 노출시키는 스텝; 그리고 상기 제 2 전극을 포함한 전면을 열처리하고 상기 포토 레지스트를 제거하는 스텝을 포함하여 이루어짐을 특징으로 하는 발광 다이오드 제조방법.

#### 청구항2

제1항에 있어서, 제 1, 제 2 에피택셜층은 GaN으로 형성함을 특징으로 하는 발광 다이오드 제조방법.

#### 청구항3

제1항에 있어서, 제 1 금속층은 GaTi으로, 제 2 금속층은 Al으로, 제 3 금속층은 Au으로 형성함을 특징으로 하는 발광 다이오드 제조방법.

#### 청구항4

제1항에 있어서, 제 1 금속층의 두께는 200~300Å으로 형성함을 특징으로 하는 발광 다이오드 제조방법.

#### 청구항5

제1항에 있어서, 열처리는 500~900°C의 온도로 이루어짐을 특징으로 하는 발광 다이오드 제조방법.

#### 청구항6

제1항에 있어서, 열처리는  $\text{NH}_3$ ,  $\text{N}_2$  중 어느 하나의 분위기에서 이루어짐을 특징으로 하는 발광 다이오드 제조방법.

#### 청구항7

기판상에 형성되는 제 1 에피택셜층; 상기 제 1 에피택셜층의 일정영역에 적층되어 형성되는 활성층 및 제 2 에피택셜층; 상기 제 1 에피택셜층의 일정영역에 형성되고 GaTi층, Al층, Au층으로 이루어진 제 1 전극; 상기 제 2 에피택

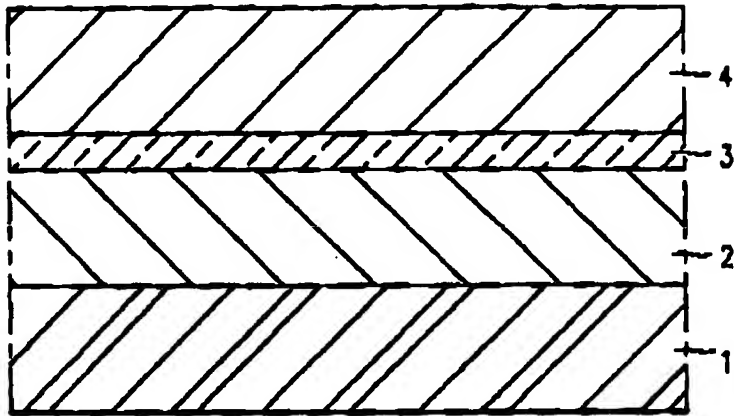
설층의 일정영역에 형성되고 GaTi층, Al층, Au층으로 이루어진 제 2 전극을 포함하여 구성됨을 특징으로 하는 발광 다이오드.

#### 청구항8

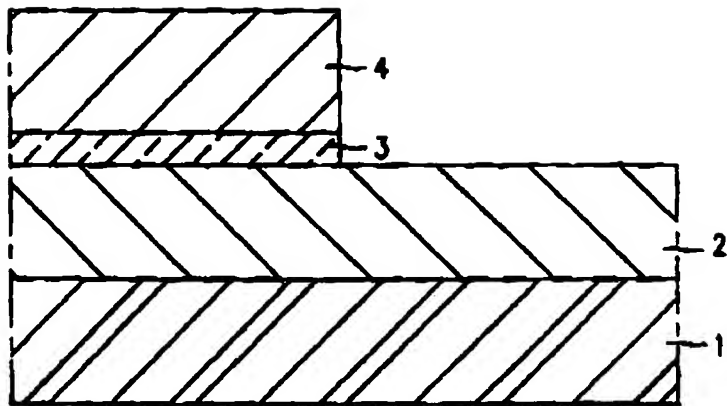
제7항에 있어서, 제 1, 제 2 에피택셜층은 GaN으로 형성됨을 특징으로 하는 발광 다이오드.

도면

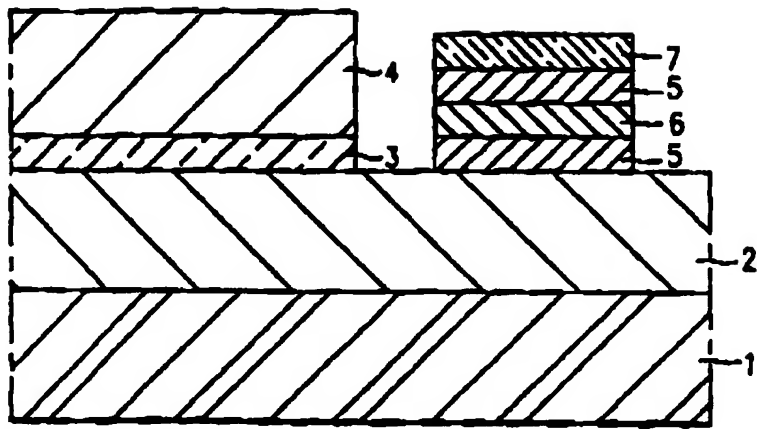
도면1a



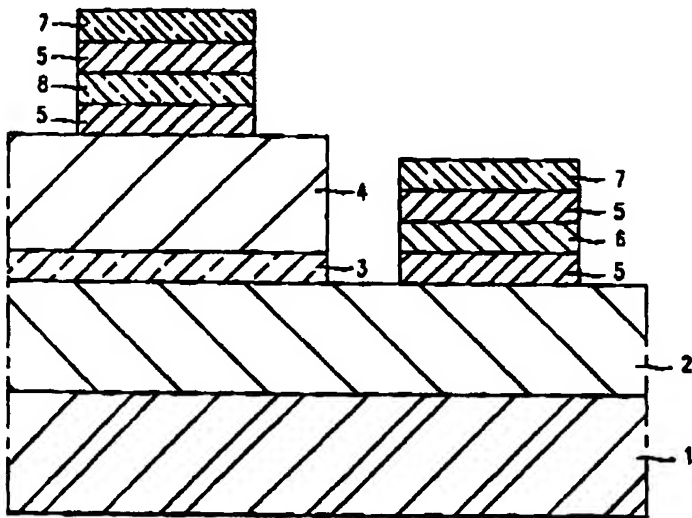
도면1b



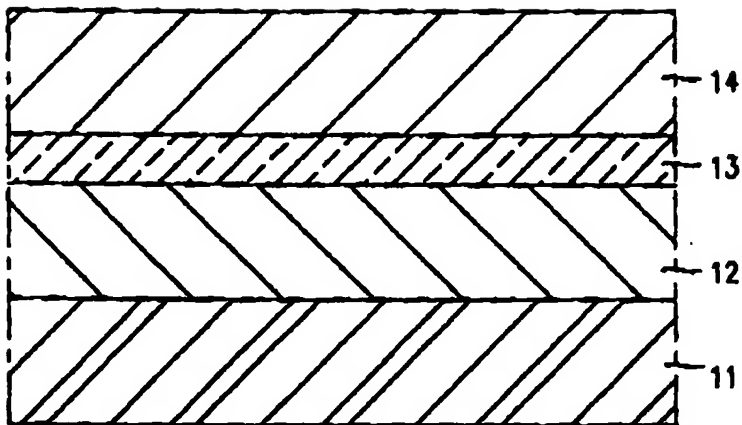
도면1c



도면1d

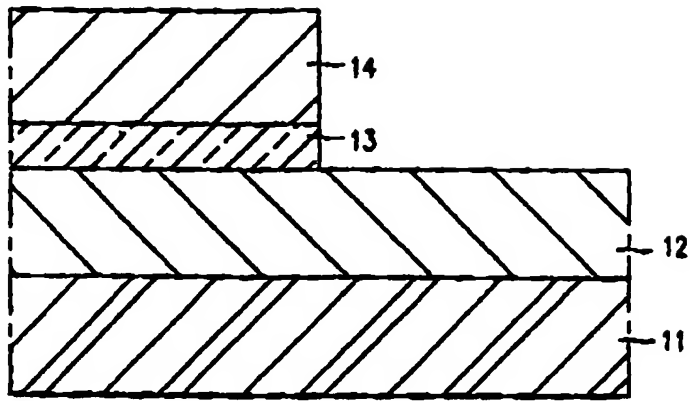


도면2a

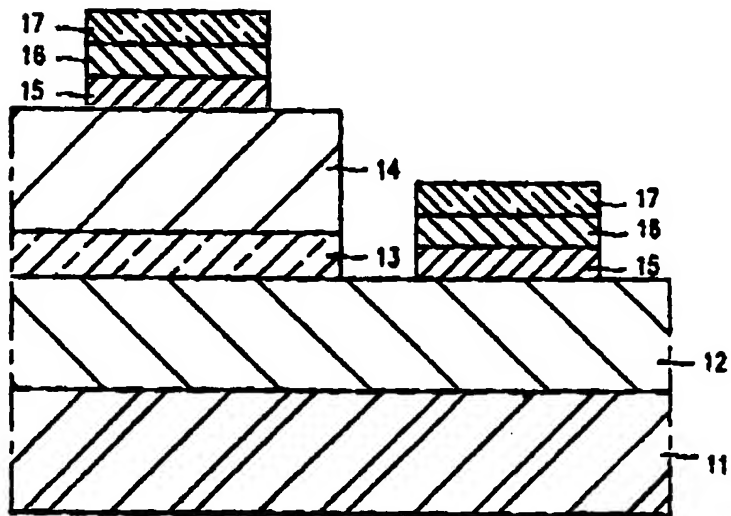


도면2b

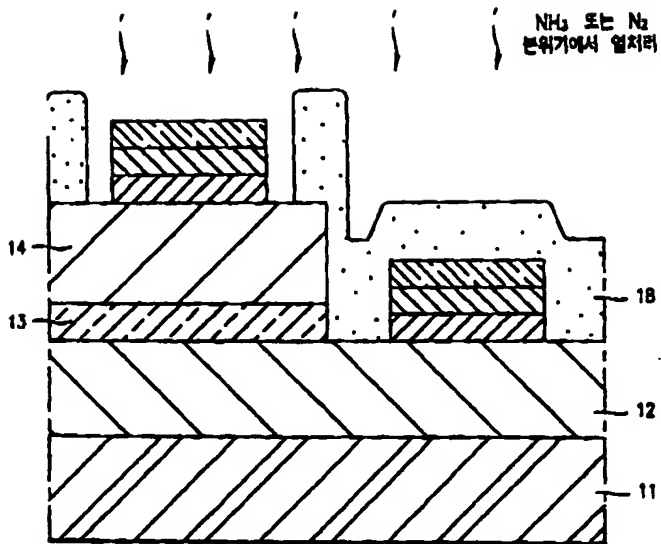




도면2c



도면2d



도면3

